

SLX FOR FPGA

SLX - 支持对 FPGA SoC 进行软 / 硬件划分

SLX 不仅能够全面分析 C/C++ 代码，帮助用户对执行流程、应用程序热点和软件内部相互依赖性等进行深入理解，还能实现在异构多核 FPGA SoC 上的代码优化。它通过划分 C/C++ 代码，将其合理分布在 FPGA SoC 平台的不同计算单元上，从而使应用程序获得更多加速机会。多核 SoC 提供了多样化的设计可能性，因此做决策选择时自然需要以系统性的探索为基础。然而在软件功能实现于硬件过程中，多样化的设计可能性也大大增加了决策过程的复杂程度。

SLX 提供系统级的应用程序性能分析，能够识别最有可能通过 FPGA offloading 提高性能的热点函数。通过 SLX，用户可以深入了解代码重构时所需的 C/C++ 软件内部的相互依赖性，从而有效实现 FPGA offloading 的代码更改。SLX 不仅能够优化 CPU 核心上的软件性能并识别需要划分的代码，同时还能全面分析源代码，寻找通过软硬件实现加速的机会，大幅提升性能。

分析

全面分析您的软件，充分了解热点及软件代码内的相互依赖性，有效执行对软硬件设计空间探索的流程。

优化

通过智能映射软件及分配负载至各个 CPU 从而优化系统性能，以及通过异构多核 SoC 上的 FPGA offloading 提高系统性能。

集成

使用 Silexica 和第三方工具，轻松实现 C/C++ 编译与 FPGA 综合的集成。

功能与特点

分析代码

SLX 通过动态及静态分析构建了一个完整的应用程序模型，能用它来识别数据和控制流的依赖性，并提供提供了全面详细的系统性能分析，包括函数调用图、函数 / 任务相互依赖性、内存访问模式、数组和数据结构访问分析、共享变量、阻塞状态等等。



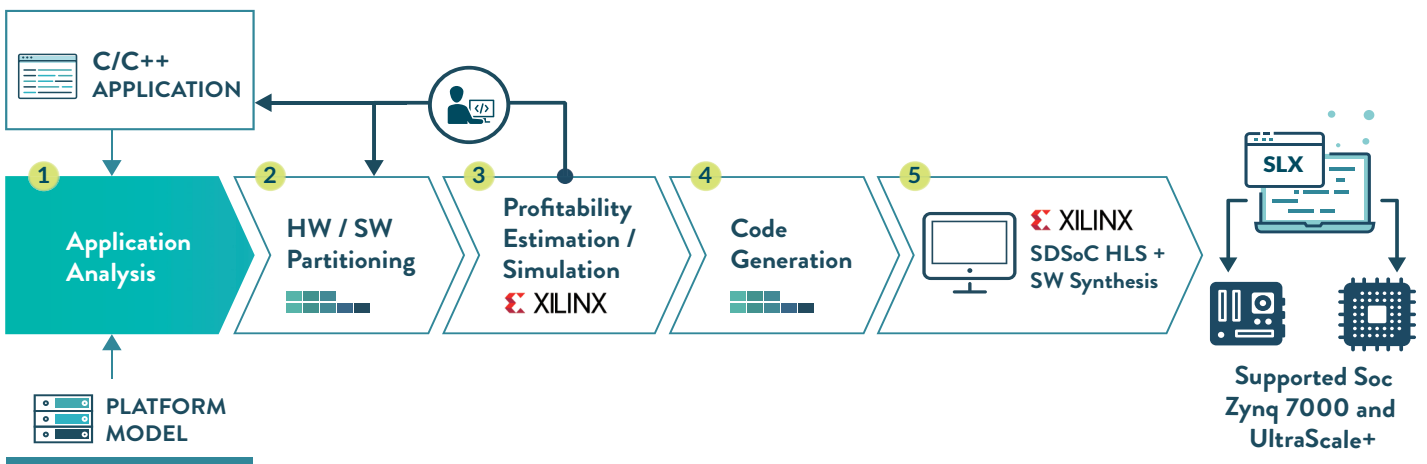
开发人员通过这些 SLX 提供的独特的功能和特点，为多核 SoC 精准识别潜在机会，优化应用程序。

- 针对多核SoC上的CPU任务映射和调度进行优化
- 寻找针对FPGA和其他硬件加速器作性能加速offloading的机会。
- 针对复杂应用程序，SLX准确寻找应用程序中可以通过软件重构、重新部署和映射的部分来优化系统性能，从而大大简化系统架构师的任务以及提高作效率。

SLX 找到最佳软 / 硬件划分

SLX for FPGA 的迭代流程帮助设计人员理解认识应用程序的特性，并逐步部署实现其功能以及软硬件的划分，从而满足设计性能的要求。其基本步骤如下：

1. SLX 对应用程序进行性能分析，迅速发现热点和隐藏的并行性可能，了解其内部通信和计算模式。
2. 根据第一步准备的数据和分析结果，将应用程序做初步软 / 硬件划分。设计人员或者用户可以自由进一步修改该划分方案，为下一阶段的输入做准备。
3. 通过 Xilinx 工具可以获得初步划分后的性能指标及 FPGA 资源的消耗情况，其结果将反馈到 SLX 的迭代过程中，从而实现高性能及低资源消耗的目标。
4. 当软件性能指标得到满足后，SLX 代码生成工具将生成带有 HLS 预编译指令的代码。
5. Xilinx 工具将会用于生成最终目标的二进制文件。

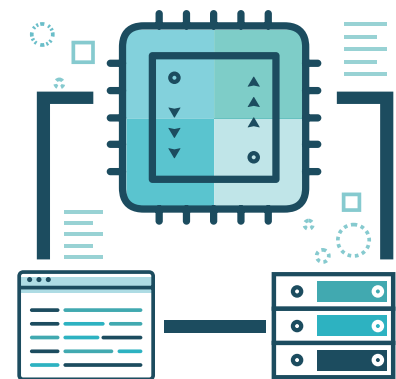


SILEXICA 的解决方案

SLX 可帮助开发人员将现有的单核应用程序迁移到多核 SoC。通过插入 HLS 预编译指令将现有代码提升性能，多核 SoC 上的 FPGA 从而得到充分利用。此外，还可以插入 OpenMP 指令以充分释放 Zynq 及 UltraScale 平台核心的潜力。

SLX 已集成在 Xilinx Vado HLS 和 SDSoC 开发环境，以创建从 C / C ++ 到 FPGA 综合的完整开发路径。

SLX 为您提供全面的代码理解和分析，以满足最具挑战性的多核系统设计的要求。



为多核迁移提供精准建议，省时高效



将代码有效映射到 FPGA 异构多核平台



自动插入预编译指令 (OpenMP, HLS 等)